



This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0045607
Application Number

3/00

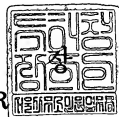
출원년월일 : 2002년 08월 01일
Date of Application AUG 01, 2002

출원인 : 엘지전자 주식회사
Applicant(s) LG Electronics Inc.



2003 년 08 월 07 일

특 허 청
COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0003
【제출일자】	2002.08.01
【발명의 명칭】	플라즈마 디스플레이 패널의 구동장치 및 구동방법
【발명의 영문명칭】	DRIVING METHOD AND APPARATUS OF PLASMA DISPLAY PANEL
【출원인】	
【영칭】	엘지전자 주식회사
【출원인코드】	1-2002-012840-3
【대리인】	
【성명】	김영호
【대리인코드】	9-1998-000083-1
【포괄위임등록번호】	2002-026946-4
【발명자】	
【성명의 국문표기】	윤상진
【성명의 영문표기】	YUN,Sang Jin
【주민등록번호】	701229-1547915
【우편번호】	790-330
【주소】	경상북도 포항시 남구 효자동 산 31 포항공대 전자컴퓨터 공학부
【국적】	KR
【발명자】	
【성명의 국문표기】	강성호
【성명의 영문표기】	KANG,Seong Ho
【주민등록번호】	681022-1812321
【우편번호】	702-260
【주소】	대구광역시 북구 태전동 442 우방3차 105동 903호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 김영호 (인)

【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 6 면 6,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 11 항 461,000 원

【합계】 496,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 고온에서도 안정적으로 동작할 수 있도록 한 플라스마 디스플레이 패널의 구동장치에 관한 것이다.

본 발명의 플라스마 디스플레이 패널의 구동장치는 셋업기간에 상승램프파형을 공급함과 아울러 셋다운기간에 하강램프파형을 공급하기 위한 스캔 구동부와, 패널의 구동 온도를 감지하여 비트 제어신호를 생성하는 온도센서와, 비트 제어신호를 입력받아 상기 셋다운기간의 시간을 조절하기 위한 제어신호를 발생하기 위한 셋-다운제어신호 발생기를 구비한다.

【대표도】

도 6

【명세서】

【발명의 명칭】

플라즈마 디스플레이 패널의 구동장치 및 구동방법{DRIVING METHOD AND APPARATUS OF PLASMA DISPLAY PANEL}

【도면의 간단한 설명】

도 1은 종래의 3전극 교류 면방전형 플라즈마 디스플레이 패널을 나타내는 사시도.

도 2는 종래의 교류 면방전형 플라즈마 디스플레이 패널의 한 프레임을 나타내는 도면.

도 3은 도 2에 도시된 서브필드동안 전극들에 공급되는 구동파형을 나타내는 파형도.

도 4 및 도 5는 종래의 플라즈마 디스플레이 패널에서 고온 환경시에 오방전이 발생하는 영역을 나타내는 도면.

도 6은 본 발명의 실시예에 의한 플라즈마 디스플레이 패널의 구동장치를 나타내는 도면.

도 7은 도 6에 도시된 셋-다운제어신호 발생기에서 인가되는 제어신호의 폭을 나타내는 파형도.

도 8a 내지 도 8c는 도 7에 도시된 제어신호에 의하여 인가되는 하강램프파형을 나타내는 파형도.

< 도면의 주요 부분에 대한 부호의 설명 >

10 : 상부기판 12Y, 12Z : 투명전극
 13Y, 13Z : 금속버스전극 14, 22 : 유전체층
 16 : 보호막 18 : 하부기판
 20X : 어드레스전극 24 : 격벽
 26 : 형광체층 30Y : 스캔전극
 30Z : 공통서스테인전극 60 : 타이밍 콘트롤러
 61 : 패널 62 : 데이터 구동부
 64 : 스캔 구동부 66 : 서스테인 구동부
 72 : 셋-다운 제어신호 발생기 74 : 온도센서

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<18> 본 발명은 플라즈마 디스플레이 패널의 구동장치 및 구동방법에 관한 것으로 특히, 고온에서도 안정적으로 동작할 수 있도록 한 플라즈마 디스플레이 패널의 구동장치 및 구동방법에 관한 것이다.

<19> 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 한다)은 He+Xe, Ne+Xe, He+Xe+Ne 등의 불활성 혼합가스가 방전할 때 발생하는 자외선이 형

광채를 발광시킴으로써 화상을 표시하게 된다. 이러한 PDP는 박막화와 대형화가 용이할 뿐만 아니라 최근의 기술 개발에 힘입어 화질이 향상되고 있다.

<20> 도 1을 참조하면, 3전극 교류 면방전형 PDP의 방전셀은 상부기관(10) 상에 형성되어진 스캔전극(30Y) 및 공통서스테인전극(30Z)을 포함한 서스테인전극쌍과, 서스테인전극쌍과 직교되도록 하부기관(18) 상에 형성되어진 어드레스전극(20X)을 구비한다. 스캔전극(30Y)과 공통서스테인전극(30Z) 각각은 투명전극(12Y, 12Z)과, 금속버스전극(13Y, 13Z)이 적층된 구조를 갖는다. 스캔전극(30Y)과 공통서스테인전극(30Z)이 나란하게 형성된 상부기관(10)에는 상부 유전체층(14)과 MgO 보호막(16)이 적층된다. 어드레스전극(20X)이 형성된 하부기관(18) 상에는 하부 유전체층(22), 격벽(24)이 형성되며, 하부 유전체층(22)과 격벽(24) 표면에는 형광체층(26)이 도포된다. 상/하부기관(10, 18)과 격벽(24) 사이에 마련된 방전공간에는 He+Xe, Ne+Xe, He+Xe+Ne 등의 불활성 혼합가스가 주입된다.

<21> PDP는 화상의 제조를 구현하기 위하여, 한 프레임에 발광횟수가 다른 여러 서브필드로 나누어 시분할 구동하게 된다. 각 서브필드는 전화면을 초기화시키기 위한 초기화기간과, 주사라인을 선택하고 선택된 주사라인에서 셀을 선택하기 위한 어드레스기간과, 방전횟수에 따라 제조를 구현하는 서스테인기간으로 나뉘어진다. 초기화기간은 상승램프파형이 공급되는 셋업기간과 하강램프파형이 공급되는 셋다운 기간으로 다수 나뉘어진다.

<22> 예를 들어, 256 계조로 화상을 표시하고자 하는 경우에 도 2와 같이 1/60 초에 해당하는 프레임 기간(16.67ms)은 8개의 서브필드들(SF1 내지 SF8)로 나누어져

게 된다. 8개의 서브 필드들(SF1 내지 SF8) 각각은 전술한 바와 같이, 초기화기간, 어드레스기간과 서스테인기간으로 나누어지게 된다. 각 서브필드의 초기화기간과 어드레스 기간은 각 서브필드마다 동일한 반면에 서스테인 기간은 각 서브필드에서 2^n ($n=0,1,2,3,4,5,6,7$)의 비율로 증가된다.

<23> 도 3은 두 개의 서브필드에 공급되는 PDP의 구동파형을 나타낸다.

<24> 도 3에 있어서, Y는 스캔전극을 나타내며, Z는 공통서스테인전극을 나타낸다. 그리고 X는 어드레스전극을 나타낸다.

<25> 도 3을 참조하면, PDP는 전화면을 초기화시키기 위한 초기화기간, 셀을 선택하기 위한 어드레스 기간 및 선택된 셀의 방전을 유지시키기 위한 서스테인기간으로 나누어 구동된다.

<26> 초기화기간에 있어서, 셋업기간(SU)에는 모든 스캔전극들(Y)에 상승 램프파형(Ramp-up)이 동시에 인가된다. 이 상승 램프파형(Ramp-up)에 의해 전화면의 셀들 내에는 방전이 일어난다. 이 셋업방전에 의해 어드레스전극(X)과 공통서스테인전극(Z) 상에는 정극성 벽전하가 쌓이게 되며, 스캔전극(Y) 상에는 부극성의 벽전하가 쌓이게 된다. 셋다운기간(SD)에는 상승 램프파형(Ramp-up)이 공급된 후, 상승 램프파형(Ramp-up)의 피크전압보다 낮은 정극성 전압에서 떨어지는 하강 램프파형(Ramp-down)이 스캔전극들(Y)에 동시에 인가된다. 하강 램프파형(Ramp-down)은 셀들 내에 미약한 소거방전을 일으킴으로써 과도하게 형성된 벽전하를 일부 소거시키게 된다. 이 셋다운방전에 의해 어드레스 방전이 안정되게 일어날 수 있을 정도의 벽전하가 셀들 내에 균일하게 잔류된다.

- <27> 어드레스기간에는 부극성 스캔펄스(scan)가 스캔전극들(Y)에 순차적으로 인가됨과 동시에 스캔펄스(scan)에 동기되어 어드레스전극들(X)에 정극성의 데이터펄스(data)가 인가된다. 이 스캔펄스(scan)와 데이터펄스(data)의 전압차와 초기화기간에 생성된 벽전압이 더해지면서 데이터펄스(data)가 인가되는 셀 내에는 어드레스 방전이 발생된다. 어드레스방전에 의해 선택된 셀들 내에는 서스테인전압이 인가될 때 방전이 일어날 수 있게 하는 정도의 벽전하가 형성된다.
- <28> 공통서스테인전극(Z)에는 셋다운기간(SD)과 어드레스기간 동안에 정극성 직류전압(Zdc)이 공급된다. 이 직류전압(Zdc)은 셋다운기간(SD)에 공통서스테인전극(Z)과 스캔전극(Y) 사이에 셋다운방전이 일어나게 함과 아울러 어드레스기간에 스캔전극(Y)과 어드레스전극(X) 사이에서 발생한 어드레스방전이 스캔전극(Y)과 공통서스테인전극(Z) 사이의 면방전으로 전이되도록 한다.
- <29> 서스테인기간에는 스캔전극들(Y)과 공통서스테인전극들(Z)에 교번적으로 서스테인 펄스(sus)가 인가된다. 어드레스방전에 의해 선택된 셀은 셀 내의 벽전압과 서스테인펄스(sus)가 더해지면서 매 서스테인펄스(sus)가 인가될 때 마다 스캔전극(Y)과 공통서스테인전극(Z) 사이에 서스테인방전 즉, 표시방전이 일어나게 된다.
- <30> 마지막으로, 서스테인방전이 완료된 후에는 펄스폭과 전압레벨이 작은 램프파형(erase)이 공통서스테인전극(Z)에 공급되어 전화면의 셀들 내에 잔류하는 벽전하를 소거시키게 된다.
- <31> 그런데 종래의 PDP는 교온환경에서 동작시킬 경우에 방전이 일어나지 않는 등 구동이 불안정한 문제점이 있다. 예컨대, 대략 40℃ 이상의 교온환경에서 PDP를 도 4와 같이 상반부와 하반부로 분할하고 상반부를 위에서부터 아래로 스캐닝함과 동시에 하반부

를 아래에서부터 위로 스캐닝할 때, 스캐닝 순서가 늦은 중앙부(41)에는 어드레스방전이 일어나지 않게 된다. 이렇게 선택된 셀에 대하여 어드레스방전이 일어나지 않으면, 서스테인전압이 인가되어도 선택된 셀에서 서스테인방전이 일어나지 않기 때문에 화상을 표시할 수 없게 된다. 마찬가지로, 대략 40℃ 이상의 고온환경에서 PDP를 도 5와 같이 첫 라인에서 마지막 라인까지 순차적으로 스캐닝하는 경우에는 스캐닝 순서가 늦은 화면의 하단부(51)에는 어드레스방전이 일어나지 않는다.

<32> 많은 실험과 그 실험에 대한 분석 결과, 고온환경에서 미스방전이 일어나는 주요한 원인으로는 스캐닝순서가 늦을수록 초기화기간에서 생성된 벽전하의 손실양이 증가한다는 것이다. 이러한 원인을 셀 내의 방전특성 변화에 기초하여 설명하면, 첫째 셀의 내/외부 온도가 상승함에 따라 셀 내의 유전체물질과 보호층물질의 절연특성이 열화되면서 누설전류가 발생하여 벽전하가 누설되는 것이다. 특히, 스캔전극(Y)과 공통서스테인전극(Z)의 벽전하가 누설되는 경우에 어드레스방전이 미스방전되기 쉽다.

<33> 둘 째, 고온환경에서 빙전해 의해 발생된 셀 내의 공간전하들의 운동이 활발해지면서 그 공간전하와 전자를 잃은 원자와의 재결합(recombination)이 쉽게 발생하여 방전에 기여하는 벽전하와 공간전하가 시간이 지남에 따라 손실되는 것이다.

【발명이 이루고자 하는 기술적 과제】

<34> 따라서, 본 발명의 목적은 고온에서도 안정적으로 동작할 수 있도록 한 플라즈마 디스플레이 패널의 구동장치 및 구동방법을 제공하는 것이다.

【발명의 구성 및 작용】

- <35> 상기 목적을 달성하기 위하여 본 발명의 플라즈마 디스플레이 패널의 구동장치는 셋업기간에 상승램프파형을 공급함과 아울러 셋다운기간에 하강램프파형을 공급하기 위한 스캔 구동부와, 패널의 구동온도를 감지하여 비트 제어신호를 생성하는 온도센서와, 비트 제어신호를 입력받아 상기 셋다운기간의 시간을 조절하기 위한 제어신호를 발생하기 위한 셋-다운제어신호 발생기를 구비한다.
- <36> 상기 온도센서는 고온과 고온 이하의 온도에서 상이한 비트 제어신호를 생성함과 아울러 고온을 다수의 온도 레벨로 분리하여 비트 제어신호를 생성한다.
- <37> 상기 셋-다운제어신호 발생기는 고온에서 공급되는 제어신호의 폭을 고온 이하의 온도에서 공급되는 제어신호의 폭보다 좁게 설정하여 스캔 구동부로 공급한다.
- <38> 상기 셋-다운제어신호 발생기는 고온에서 온도 레벨이 올라갈수록 좁은 폭을 가지는 제어신호를 스캔 구동부로 공급한다.
- <39> 상기 스캔 구동부는 셋다운기간에 제어신호가 공급되는 시간동안 하강램프파형을 공급한다.
- <40> 본 발명의 플라즈마 디스플레이 패널의 구동방법은 셋업기간 동안 스캔전극에 상승램프파형이 공급되는 단계와, 셋업기간에 이어지는 셋다운기간동안 스캔전극에 하강램프파형이 공급되는 단계를 포함하며, 고온과 고온미만의 온도에서 스캔전극에 공급되는 하강램프파형의 인가기간이 상이하게 설정된다.
- <41> 상기 고온에서 하강 램프파형의 인가기간이 고온 미만의 온도에서보다 좁게 설정된다.

- <42> 상기 고온의 다수의 온도레벨로 나뉘고, 온도레벨이 올라갈수록 하강 램프파형의 인가기간이 좁게 설정된다.
- <43> 본 발명의 플라즈마 디스플레이 패널의 구동방법은 셋업기간 동안 스캔전극에 상승 램프파형이 공급되는 단계와, 셋업기간에 이어지는 셋다운기간동안 스캔전극에 하강램프 파형이 공급되는 단계를 포함하며, 고온과 고온미만의 온도에서 스캔전극에 공급되는 하강램프파형의 최종전압이 상이하게 설정된다.
- <44> 상기 고온에서 하강 램프파형의 최종전압이 고온 미만의 온도에서보다 높게 설정된다.
- <45> 상기 고온의 다수의 온도레벨로 나뉘고, 온도레벨이 올라갈수록 하강 램프파형의 최종전압이 높게 설정된다.
- <46> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <47> 이하 도 6 내지 도 8c를 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.
- <48> 도 6은 본 발명의 실시예에 의한 플라즈마 디스플레이 패널의 구동장치를 나타내는 도면이다.
- <49> 도 6을 참조하면, 본 발명의 실시예에 의한 PDP의 구동장치는 어드레스전극들(X1 내지 X_m)에 데이터펄스를 공급하기 위한 데이터 구동부(62)와, 스캔전극들(Y1 내지 Y_m)에 초기화펄스, 스캔펄스 및 서스테인펄스를 공급하기 위한 스캔 구동부(64)와, 공통서스테인전극(Z)에 정극성의 직류전압 및 서스테인펄스를 공급하기 위한 서스테인 구동부

(66)와, 각 구동부(62,64,66)를 제어하기 위한 타이밍 콘트롤러(60)와, 패널(61)의 구동 온도를 감시하기 위한 온도센서(74)와, 스캔 구동부(64)로 셋다운 제어신호를 공급하기 위한 셋-다운 제어신호발생기(72)를 구비한다.

<50> 데이터 구동부(62)는 도시하지 않은 역감마보정회로, 오차확산회로 등에 의해 역감마보정 및 오차확산 된 후, 도시하지 않은 서브필드맵핑회로에 의해 각 서브필드에 맵핑된 데이터를 타이밍 콘트롤러(60)의 제어하에 1라인 분씩 래치한 다음, 래치된 데이터를 어드레스전극들(X1 내지 X_m)에 동시에 공급하게 된다.

<51> 스캔 구동부(64)는 초기화기간에 상승 램프파형과 하강 램프파형을 스캔전극들(Y1 내지 Y_m)에 공급한 후, 어드레스기간에 스캔라인을 선택하기 위한 스캔펄스를 스캔전극들(Y1 내지 Y_m)에 순차적으로 공급한다. 그리고 스캔 구동부(64)는 어드레스기간에 선택된 셀에 대하여 서스테인방전을 일으키기 위한 서스테인펄스를 스캔전극들(Y1 내지 Y_m)에 동시에 공급하게 된다.

<52> 이와 같은 스캔 구동부(64)는 셋-다운 제어신호 발생기(72)의 제어에 의하여 셋다운기간에 공급되는 하강 램프파형의 공급시간을 결정한다.

<53> 서스테인 구동부(66)는 셋다운기간 및 어드레스 기간에 직류전압을 공급함과 아울러 서스테인 기간에 서스테인 펄스를 공급한다.

<54> 타이밍 콘트롤러(60)는 수직/수평 동기신호를 입력받아 각 구동부(62,64,66)에 필요한 타이밍 제어신호를 발생하고, 그 타이밍 제어신호를 각 구동부(62,64,66)에 공급하게 된다.

- <55> 온도센서(74)는 패널(61)의 구동온도를 감시하면서 소정의 비트 제어신호를 셋-다운 제어신호발생기(72)로 공급한다. 이와 같은, 온도센서(74)는 패널(61)이 고온(대략 40℃ 이상)에서 구동할 때와 고온 미만의 온도에서 구동할 때 서로 상이한 비트 제어신호를 생성하여 셋-다운 제어신호발생기(72)에 공급한다.
- <56> 또한, 온도센서(74)는 고온 이상의 온도를 다수의 레벨로 나누어 온도가 높아질 수록, 즉 온도레벨이 높아질수록 상이한 비트 제어신호를 생성하여 셋-다운 제어신호발생기(72)로 공급한다. 일례로, 온도센서(74)는 패널(61)의 구동온도에 대응하는 4비트 제어신호를 생성하여 셋-다운 제어신호발생기(72)로 공급할 수 있다.
- <57> 셋-다운 제어신호발생기(72)는 온도센서(74)로부터 입력되는 비트 제어신호에 대응되어 서로 폭이 상이한 셋다운 제어신호를 스캔 구동부(64)로 공급한다.
- <58> 동작과정을 상세히 설명하면, 먼저 온도센서(74)는 패널(61)이 고온 이하의 온도에서 동작할 때 소정의 비트 제어신호, 예를 들면 "0000"의 제어신호를 셋-다운 제어신호발생기(72)로 공급한다. 온도센서(74)로부터 "0000"의 제어신호를 공급받은 셋-다운 제어신호발생기(72)는 도 7과 같이 T1의 폭을 가지는 제어신호를 스캔 구동부(64)로 공급한다. 이때, 셋-다운 제어신호발생기(72)로부터 공급되는 제어신호의 폭(T1)은 종래의 셋-다운 제어신호의 폭과 동일하게 설정된다.
- <59> 셋-다운 제어신호발생기(72)로부터 T1의 폭을 가지는 제어신호를 공급받은 스캔 구동부(64)는 셋다운기간에 T1 기간동안 하강 램프파형(Ramp-down)을 스캔전극으로 공급한다.

<60> 이 과정을 상세히 설명하면 다음과 같다. 먼저 스캔 구동부(64)는 초기화기간 중 셋업기간에 도 8a와 같이 모든 스캔전극들에 상승 램프파형(Ramp-up)을 공급한다. 이 상승 램프파형(Ramp-up)에 의해 전화면의 셀들 내에는 방전이 일어난다. 이 셋업방전에 의해 어드레스전극(X)과 공통서스테인전극(Z) 상에는 정극성 벽전하가 쌓이게 되며, 스캔전극(Y) 상에는 부극성의 벽전하가 쌓이게 된다.

<61> 셋다음기간에는 상승 램프파형(Ramp-up)이 공급된 후, 상승 램프파형(Ramp-up)의 피크전압보다 낮은 정극성 전압에서 떨어지는 하강 램프파형(Ramp-down)이 T1의 기간동안 스캔전극들(Y)에 동시에 인가된다. 이때, 하강 램프파형(Ramp-down)은 V1의 전압까지 하강하게 된다. 이와 같은, 하강 램프파형(Ramp-down)은 셀들 내에 미약한 소거방전을 일으킴으로써 과도하게 형성된 벽전하를 일부 소거시키게 된다. 한편, 하강 램프파형(Ramp-down)이 하강한 V1의 전압은 어드레스기간에 공급되는 스캔필스(scan)의 전압레벨과 Vd1의 전압차를 갖게 된다.

<62> 한편, 온도센서(74)는 채널(G1)이 다수의 온도매셀 중 제 1코온(액셀 들면, 42℃)에서 동작할 때 "0001"의 제어신호를 셋-다운 제어신호발생기(72)로 공급한다. 온도센서(74)로부터 "0001"의 제어신호를 공급받은 셋-다운 제어신호발생기(72)는 도 7과 같이 T1보다 좁은 T2의 폭을 가지는 제어신호를 스캔 구동부(64)로 공급한다.

<63> 셋-다운 제어신호발생기(72)로부터 T2의 폭을 가지는 제어신호를 공급받은 스캔 구동부(64)는 셋다음기간에 T2 기간동안 하강 램프파형(Ramp-down)을 스캔전극으로 공급한다.

<64> 이 과정을 상세히 설명하면 다음과 같다. 먼저 스캔 구동부(64)는 초기화기간 중 셋업기간에 도 8b와 같이 모든 스캔전극들에 상승 램프파형(Ramp-up)을 공급한다. 이

상승 램프파형(Ramp-up)에 의해 전화면의 셀들 내에는 방전이 일어난다. 이 셋업방전에 의해 어드레스전극(X)과 공통서스테인전극(Z) 상에는 정극성 벽전하가 쌓이게 되며, 스캔전극(Y) 상에는 부극성의 벽전하가 쌓이게 된다.

<65> 셋다운기간에는 상승 램프파형(Ramp-up)이 공급된 후, 상승 램프파형(Ramp-up)의 피크전압보다 낮은 정극성 전압에서 떨어지는 하강 램프파형(Ramp-down)이 T2의 기간동안 스캔전극들(Y)에 동시에 인가된다. 이때, 하강 램프파형(Ramp-down)은 V1의 전압보다 높은 V2의 전압까지 하강하게 된다. 이와 같은, 하강 램프파형(Ramp-down)은 셀들 내에 미약한 소거방전을 일으킴으로써 벽전하를 일부 소거시키게 된다.

<66> 이때, 하강 램프파형(Ramp-down)이 T2의 기간동안만 공급되기 때문에 고온 이하의 온도에서보다 셀들 내에 잔류하는 벽전하양이 많아진다. 즉, 본 발명에서는 고온환경에서 하강 램프파형(Ramp-down)의 인가시간을 단축하여 셀 들내에 많은 벽전하양을 잔류시킨다. 이와같이 초기화기간에 셀 들내에 많은 벽전하양이 잔류하게 되면 고온 오방전을 방지할 수 있다. 다시 말하되, 고온환경에서 벽전하의 재결합등에 의하여 소멸되는 벽전하의 양을 보상할 수 있도록 초기화기간에 많은 벽전하를 잔류시킴으로써 고온 오방전을 방지할 수 있다. 여기서, 하강 램프파형(Ramp-down)이 하강한 V2의 전압은 어드레스기간에 공급되는 스캔펄스(scan)의 전압레벨과 Vd2의 전압차를 갖게 된다. 이때, Vd2의 전압차는 Vd1의 전압차보다 크게 설정된다.

<67> 한편, 본 발명에서는 셋-다운 제어신호발생기(72)는 패널(61)의 구동온도가 높아질수록 더욱 좁은 폭을 가지는 제어신호를 스캔 구동부(64)로 공급한다. 즉, 셋-다운 제어신호발생기(72)는 도 7과 같이 j(j는 42보다 큰 정수)온도레벨에서 T2보다 좁은 폭을 가지는 Tj의 제어신호를 스캔 구동부(64)로 공급한다. 이후, 스캔 구동부(64)는 셋다운

기간에 T_j 의 기간동안만 하강 램프파형(Ramp-down)을 스캔전극에 공급함으로써 고온 오방전을 방지하게 된다. 이때, 하강 램프파형(Ramp-down)은 V_1 의 전압보다 높은 V_j 의 전압까지 하강하게 된다. 여기서, 하강 램프파형(Ramp-down)이 하강한 V_j 의 전압은 어드레스기간에 공급되는 스캔필스(scan)의 전압레벨과 V_{d3} 의 전압차를 갖게 된다. 이때, V_{d3} 의 전압차는 V_{d2} 의 전압차보다 크게 설정된다.

【발명의 효과】

<68> 상술한 바와 같이, 본 발명에 따른 플라즈마 디스플레이 패널의 구동장치 및 구동 방법에 의하면 고온환경에서 셋다운기간의 폭을 줄임으로써 셀 내에 많은 벽전하들이 잔류할 수 있도록 한다. 이와 같이 고온 환경의 셋다운기간에 많은 벽전하들이 셀 내에 잔류되면 고온 오방전을 방지할 수 있다. 아울러, 본 발명에서는 온도에 반비례하여 셋다운기간의 폭을 줄임으로써 고온 오방전을 방지할 수 있다.

<69> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

【특허청구범위】**【청구항 1】**

셋업기간에 상승램프파형을 공급함과 아울러 셋다운기간에 하강램프파형을 공급하기 위한 스캔 구동부와,

패널의 구동온도를 감지하여 비트 제어신호를 생성하는 온도센서와,

상기 비트 제어신호를 입력받아 상기 셋다운기간의 시간을 조절하기 위한 제어신호를 발생하기 위한 셋-다운제어신호 발생기를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

【청구항 2】

제 1항에 있어서,

상기 온도센서는 고온과 고온 이하의 온도에서 상이한 비트 제어신호를 생성함과 아울러 상기 고온을 다수의 온도 레벨로 분리하여 상기 비트 제어신호를 생성하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

【청구항 3】

제 2항에 있어서,

상기 셋-다운제어신호 발생기는 상기 고온에서 공급되는 제어신호의 폭을 상기 고온 이하의 온도에서 공급되는 제어신호의 폭보다 좁게 설정하여 상기 스캔 구동부로 공급하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

【청구항 4】

제 2항에 있어서,

상기 셋-다운제어신호 발생기는 상기 고온에서 상기 온도 레벨이 올라갈수록 좁은 폭을 가지는 제어신호를 상기 스캔 구동부로 공급하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

【청구항 5】

제 3항 및 제 4항중 어느 한 항에 있어서,

상기 스캔 구동부는 상기 셋다운기간에 상기 제어신호가 공급되는 시간동안 상기 하강램프파형을 공급하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

【청구항 6】

셋업기간 동안 스캔전극에 상승램프파형이 공급되는 단계와,

상기 셋업기간에 이어지는 셋다운기간동안 상기 스캔전극에 하강램프파형이 공급되는 단계를 포함하며,

고온과 상기 고온미만의 온도에서 상기 스캔전극에 공급되는 하강램프파형의 인가기간이 상이하게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 7】

제 6항에 있어서,

상기 고온에서 상기 하강 램프파형의 인가기간이 상기 고온 미만의 온도에서보다 짧게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 8】

제 7항에 있어서,

상기 고온의 다수의 온도레벨로 나뉘고, 상기 온도레벨이 올라갈수록 상기 하강 램프파형의 인가기간이 짧게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 9】

셋업기간 동안 스캔전극에 상승램프파형이 공급되는 단계와,

상기 셋업기간에 이어지는 셋다운기간동안 상기 스캔전극에 하강램프파형이 공급되는 단계를 포함하며,

고온과 상기 고온미만의 온도에서 상기 스캔전극에 공급되는 하강램프파형의 최종전압이 상이하게 설정되는 것을 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 10】

제 9항에 있어서,

상기 고온에서 상기 하강 램프파형의 최종전압이 상기 고온 미만의 온도에서보다 높게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 11】

제 9항에 있어서,

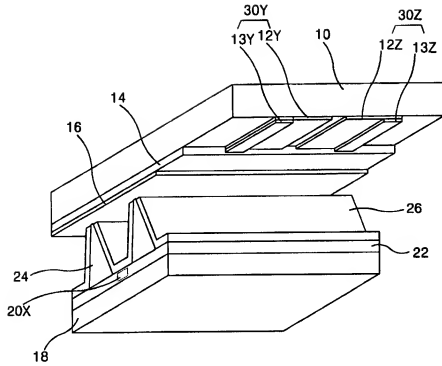
상기 고온의 다수의 온도레벨로 나뉘고, 상기 온도레벨이 올라갈수록 상기 하강 램프파형의 최종전압이 높게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

1020020045607

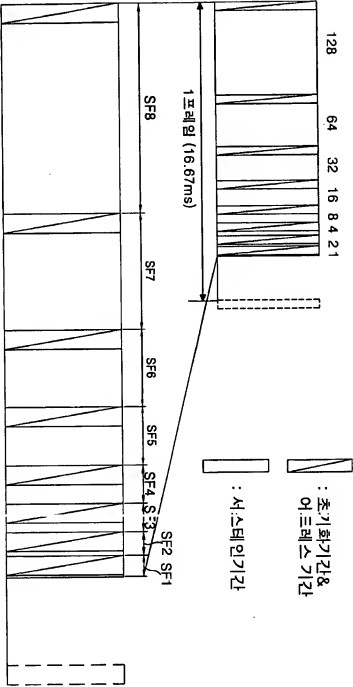
출력 일자: 2003/8/8

【도면】

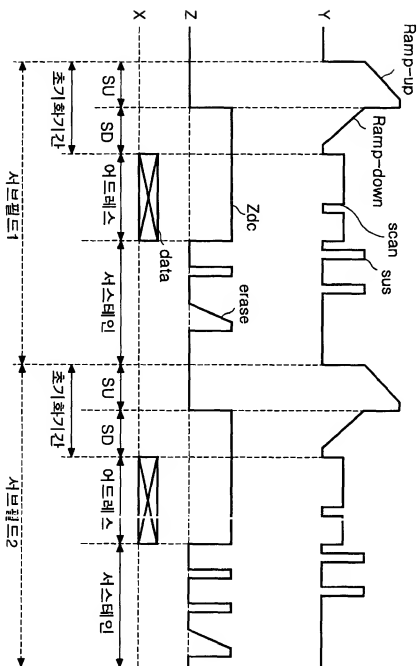
【도 1】



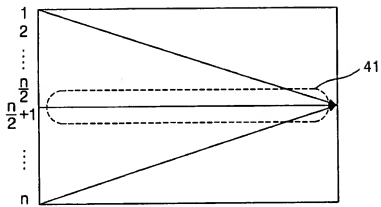
【도 2】



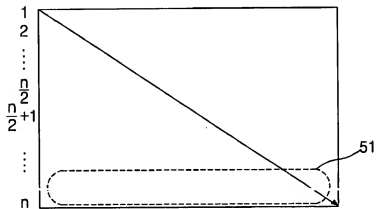
【도 3】



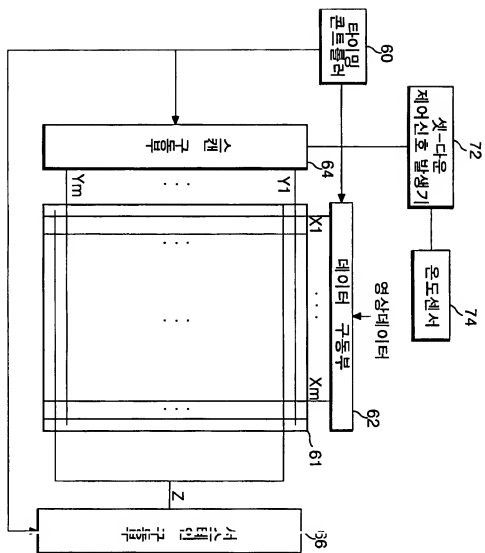
【도 4】



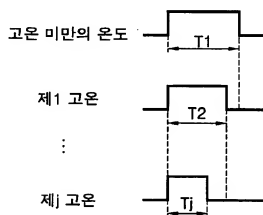
【도 5】



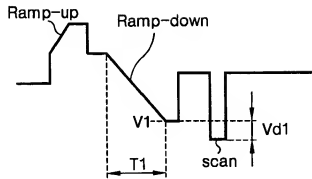
【도 6】



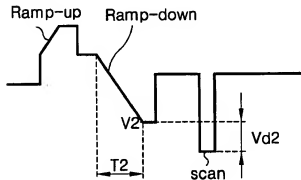
【도 7】



【도 8a】



【도 8b】



【도 8c】

